

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-242133

(43)Date of publication of application : 17.09.1996

(51)Int.Cl.

H03G 11/00

H03B 5/12

H03B 5/18

(21)Application number : 07-045573

(71)Applicant : NEC CORP

(22)Date of filing : 06.03.1995

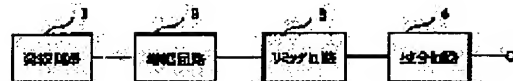
(72)Inventor : YAKUWA NAOKI

## (54) OSCILLATOR

## (57)Abstract:

PURPOSE: To stabilize the output amplitude of an oscillator, to reduce load fluctuation, to miniaturize an oscillator, to reduce the cost and to set reliability to be high.

CONSTITUTION: The output of an oscillation circuit 1 is amplified by an amplifier circuit 2. At that time, the output amplitude of the amplifier circuit 2 changes by the variance of an element, temperature fluctuation and power voltage fluctuation, and it is added to the input of a limiter circuit 3. Amplitude more than prescribed one, which is added to the input of the limiter circuit 3, is restricted by the limiter circuit 3. A matching circuit 4 corrects the frequency characteristic of the output of the limiter circuit 3 so that the amplitude of the output of the oscillator becomes a prescribed value even if the oscillation frequency of the oscillation circuit 1 changes and the amplitude restricted value of the limiter circuit 3 changes.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-242133

(43) 公開日 平成8年(1996)9月17日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G 11/00			H 0 3 G 11/00	C
H 0 3 B 5/12		8731-5 J	H 0 3 B 5/12	F
5/18		8731-5 J	5/18	Z

審査請求 有 請求項の数 6 O L (全 3 頁)

(21) 出願番号 特願平7-45573

(22) 出願日 平成7年(1995)3月6日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 八畝 直樹

東京都港区芝五丁目7番1号 日本電気株式会社内

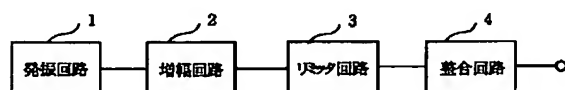
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 発振器

(57) 【要約】

【目的】 発振器出力振幅の安定化と負荷変動軽減を両立したうえで、発振器の小型化、低価格化、高信頼化の実現をする。

【構成】 発振回路1の出力を増幅回路2にて増幅する。このとき、増幅回路2の出力振幅は、素子のばらつき、温度変動、電源電圧変動等により変化し、それがリミッタ回路3の入力に加えられる。リミッタ回路3の入力に加えられた一定以上の振幅はリミッタ回路により制限される。整合回路4は、発振回路の発振周波数が変化してリミッタ回路の振幅制限値が変化しても、発振器出力の振幅が一定値となるようにリミッタ回路3出力の周波数特性を補正する。



## 【特許請求の範囲】

【請求項 1】 マイクロ波帯以上の高周波帯で発振する発振回路の出力を増幅する増幅回路と、前記増幅回路の出力を入力し、所定の振幅に制限するリミッタ回路と、前記リミッタ回路の出力を入力し、周波数特性を補正する整合回路とを備えたことを特徴とする発振器。

【請求項 2】 前記リミッタ回路は、前記増幅回路の出力に前記高周波帯において、高抵抗となり、低周波帯において低抵抗となる線路で構成された直流帰還回路で接地し、前記直流帰還回路の他の片端と第 1 のインダクタンスを介してリミッタダイオードを接地し、前記リミッタダイオードの他の片端と第 2 のインダクタンスを介して出力されることを特徴とする請求項 1 記載の発振器。

【請求項 3】 前記直流帰還回路の線路の長さは、前記高周波帯域の  $1/4$  波長の線路であることを特徴とする請求項 2 記載の発振器。

【請求項 4】 前記第 1、第 2 のインダクタンスは、前記リミッタダイオードの配線時のインダクタンスであることを特徴とする請求項 2 記載の発振器。

【請求項 5】 前記整合回路は、コンデンサと第 3 のインダクタンスの直列回路を接地されていることを特徴とする請求項 1 記載の発振器。

【請求項 6】 前記整合回路は、分布定数線路で接地されていることを特徴とする請求項 1 記載の発振器。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は発振器に関し、特にマイクロ波帯以上の周波数を発振する発振器の出力レベルを安定化する方法に関する。

【0002】

【従来の技術】 図 3 は、従来例 1 の発振器の構成を示したものである。発振回路 1 の出力には、発振出力の増幅及び負荷変動軽減のための緩衝増幅用として増幅回路 2 を持っている。本従来例は、発振器出力を安定化させるためのリミッタ回路や帰還回路を持たない構成である。他の従来例としては、図 3 の増幅回路 2 を自動利得増幅器 (AGC) とする構成がある。

【0003】 図 4 の従来例 2 において、発振回路 1 の出力には、図 3 に示した発振出力の増幅及び負荷変動軽減のための緩衝増幅用としての増幅回路 2 を、可変利得増幅回路 2 1、検波回路 5、制御回路 6 で構成している。可変利得増幅回路 2 1 出力の一部を検波回路 5 で検出し、制御回路 6 によって可変利得増幅回路 2 1 の利得を制御する。発振器出力が大きくなった場合には可変利得増幅回路 2 1 の利得を小さくし、逆に、発振器出力が小さくなった場合には利得を大きくして発振器出力を安定にする構成である。以上説明した構成は、例えば、特開平 4-137809 号公報に記載されている。

【0004】

【発明が解決しようとする課題】 図 3 に示した従来例 1

の発振器の構成では、出力振幅を制限する回路を持たないため、素子のばらつき、温度変動、電源電圧変動等の各変動要因に対して出力振幅が大きく変化する。特に、発振器の負荷に接続される回路が発振周波数に与える影響である負荷変動を軽減するため、増幅回路 2 を多段の増幅素子で構成した場合は、その変動が顕著になる。これらのことから、この構成では発振器出力振幅の安定性と負荷変動軽減の両立は難しい問題があった。また、増幅回路の出力にリミッタダイオードを付加しても、リミッタダイオードが動作している状態では低インピーダンスとなって系の特性インピーダンスと違うため、急峻な周波数特性が発生する問題があった。

【0005】 図 4 に示した従来例 2 の発振器の構成では、出力振幅を常に一定にすることが可能であるが、従来例 1 に比べて検波回路 5、制御回路 6 及び可変利得増幅回路 2 1 が必要となり回路が複雑になる。特に発振器を MIC (マイクロ波集積回路) で構成した場合に、演算増幅器を含む制御回路は MIC 内部には実装が難しいため外づけとなる。このため部品点数が増え小型化、低価格化、高信頼化は難しい問題があった。

【0006】 本発明の発振器はこれらの従来技術の課題を解決しようとするものであって、素子のばらつき、温度変動、電源電圧変動等の変動の要因に対しても一定の出力振幅を確保でき、かつ、部品点数を削減し小型化、低価格化、高信頼化を確保できる発振器を提供することを目的としている。

【0007】

【課題を解決するための手段】 本発明は図 1 にその原理的構成を示すように、発振回路 1 の出力を増幅回路 2 にて増幅する。このとき、増幅回路 2 の出力振幅は、素子のばらつき、温度変動、電源電圧変動等により変化し、それがリミッタ回路 3 の入力に加えられる。リマッタ回路 3 の入力に加えられた一定以上の振幅を制限された後、整合回路 4 に入力された。整合回路 4 は、発振回路の発振周波数が変化してリミッタ回路の振幅制限値が変化しても、発振器出力の振幅が一定値となるようにリミッタ回路 3 出力の周波数特性を補正する。

【0008】 例えば、発振器の周囲温度の低下により、増幅回路 2 の出力振幅が大きくなった場合でも、リミッタ回路 3 により一定以上の振幅は制限されるため発振器出力は一定になる。

【0009】 本発明の発振器はマイクロ波帯以上の高周波帯で発振する発振回路の出力を増幅する増幅回路と、前記増幅回路の出力を入力し、所定の振幅に制限するリミッタ回路と、前記リミッタ回路の出力を入力し、周波数特性を補正する整合回路とを備えている。

【0010】

【実施例】 図 2 は、本発明の一実施例の構成を示したものである。リミッタ回路 3 において、直流帰還回路 Z 1 は、高周波帯で高抵抗でかつ低周波帯 (直流) で低抵抗

となるようにしたもので、長さは通常、使用する高周波帯域の $1/4$ 波長の線路である。リミッタダイオードX1は接地し、インダクタンスL1、L2にてリミッタ回路3の入出力を接続する。通常、高周波帯においては、インダクタンスL1、L2はリミッタダイオードX1を実装する場合に発生する配線のインダクタンスである。このため、高周波的には増幅回路3の出力にインダクタンスL1、L2を介してリミッタダイオードX1が直列に接続された形となる。一方、直流的にはリミッタダイオードX1、インダクタンスL1及び、直流帰還回路Z1にて一巡の閉回路を形成する。

【0011】増幅回路3の出力振幅が小さく、リミッタ回路3への入力振幅が一定振幅以下の場合には、リミッタダイオードX1は高抵抗となり、リミッタ回路3の出力振幅は制限されない。一方、増幅回路3の出力振幅が大きく、リミッタ回路3への入力振幅が一定振幅以上の場合には、リミッタダイオードX1はショートとなり出力側の振幅を制限する。

【0012】整合回路4は、接地されたコンデンサC1と直列なインダクタンスL3から構成される。通常、高周波帯においては、インダクタンスL3はコンデンサC1の寄生インダクタンス及び配線のインダクタンスである。また、整合回路4は集中常数回路だけではなく、分布常数回路で構成してもよい。

【0013】リミッタ回路3への出力が制限されたことにより、リミッタ回路3のインピーダンスが低下し出力振幅に周波数特性が生じる。しかし、リミッタ回路3の出力に、コンデンサC1と直列なインダクタンスL3に\*

\*による回路を加えることにより、系の特性インピーダンスと整合がとれ、周波数特性を平坦にすることが可能である。

【0014】

【発明の効果】以上説明したように本発明によれば、発振器の出力振幅の安定化を検波回路、制御回路等の回路を用いなくして実現しているので、発振器出力振幅の安定化と負荷変動軽減の両立が可能である。特に発振器をMICで構成した場合に、単一のパッケージに実装できるため、発振器の小型化、低価格化、高信頼化の実現に有効である。

【図面の簡単な説明】

【図1】本発明の構成を示す図である。

【図2】本発明の一実施例を示す図である。

【図3】従来例1を示す図である。

【図4】従来例2を示す図である。

【符号の説明】

1 発振回路

2 増幅回路

3 リミッタ回路

4 整合回路

5 検波回路

6 制御回路

21 可変利得増幅回路

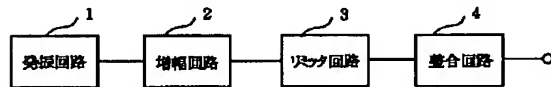
X1 リミッタダイオード

Z1 直流帰還回路

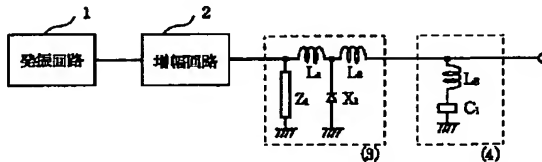
L1、L2、L3 インダクタンス

C1 コンデンサ

【図1】



【図2】



【図3】



【図4】

